

T S1/5/1

1/5/1

DIALOG(R) File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

05815592      \*\*Image available\*\*

IMAGE DISPLAY

PUB. NO.:        10-098692    [JP 10098692 A]

PUBLISHED:      April 14, 1998 (19980414)

INVENTOR(s):    SHIBAZAKI AKIRA

MIZUMAKI HIDETAKA

APPLICANT(s):   SHARP CORP [000504] (A Japanese Company or Corporation), JP  
(Japan)

APPL. NO.:      08-251395    [JP 96251395]

FILED:           September 24, 1996 (19960924)

INTL CLASS:     [6] H04N-007/01

JAPIO CLASS:    44.6 (COMMUNICATION -- Television)

JAPIO KEYWORD: R004 (PLASMA); R011 (LIQUID CRYSTALS)

#### ABSTRACT

PROBLEM TO BE SOLVED: To avoid influence of a noise even if the noise to be superimposed on a video signal exists by extending an interval to judge 'presence/absence of motion' longer than a conventional one.

SOLUTION: A switch 10 selects a video signal B read out of field memory 1 of an initial stage when an output signal M from a switching signal generating circuit 11 shows a high level and selects a video signal K read out of line memory 9 when the output signal M shows a low level. In this case, if the video signal K read out of the line memory 9 is based on the video signal B read out of the field memory 1 of the initial stage, the video signal K is line period, when the video signal K is based on a video signal C read from field memory 2 of a middle stage, the video signal K is field period. Consequently, since the interval to judge 'presence/absence of motion' is extended longer than the conventional one, frequent change of the judging result of 'presence/absence of motion' by the noise is avoided even if noise to be superimposed on the video signal exists.

?

T S3/5/1

3/5/1

DIALOG(R) File 351:Derwent WPI

(c) 2004 Thomson Derwent. All rts. reserv.

011865916 \*\*Image available\*\*

WPI Acc No: 1998-282826/199825

XRPX Acc No: N98-223359

**Image display device e.g. LCD, PDP for non-interlace system video signal  
- has motion detector which detects existence of motion based on level  
difference of predetermined pixel and adjoining frames**

Patent Assignee: SHARP KK (SHAF )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 10098692	A	19980414	JP 96251395	A	19960924	199825 B

Priority Applications (No Type Date): JP 96251395 A 19960924

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 10098692	A	9	H04N-007/01	

Abstract (Basic): JP 10098692 A

The device converts interlace system video signal into non-interlace signal. A reference level is performed for every pixel.

Existence of the motion is detected based on level difference by a motion detector (12). Based on the output of the motion detector, interpolation of the pixel is carried out.

ADVANTAGE - Prevents degradation of image. Cancels discrepancy of image by flickering.

Dwg.1/5

Title Terms: IMAGE; DISPLAY; DEVICE; LCD; NON; INTERLACED; SYSTEM; VIDEO; SIGNAL; MOTION; DETECT; DETECT; EXIST; MOTION; BASED; LEVEL; DIFFER; PREDETERMINED; PIXEL; ADJOIN; FRAME

Derwent Class: W03; W04

International Patent Class (Main): H04N-007/01

File Segment: EPI

?

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-98692

(43)公開日 平成10年(1998)4月14日

(51) Int.Cl.<sup>8</sup>

識別記号

FI

H04N 7/01

H04N 7/01

**G**

審査請求 未請求 請求項の数3 OL (全 9 頁)

(21)出願番号 特願平8-251395

(22)出願日 平成8年(1996)9月24日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 柴崎 明

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(72) 発明者 水巻 秀隆

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

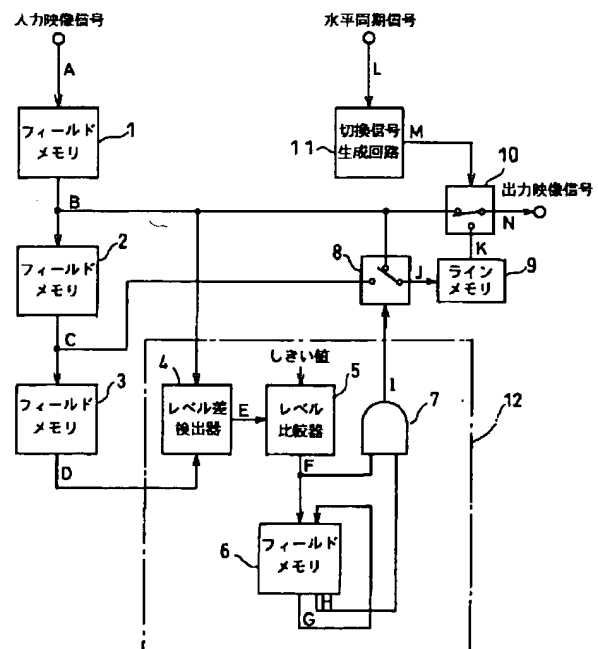
(74)代理人 弁理士 岡田 和秀

(54) 【発明の名称】 画像表示装置

(57) 【要約】

【課題】 インターレース方式の映像信号をノンインターレース方式に変換して表示する画像表示装置において、動画表示に適するライン補間と静止画表示に適するフィールド補間との切り換えを制御することで、高画質表示を実現できるようにする。

【解決手段】 互いに異なるフレーム間の同一位置の画素ごとにレベル比較を行って動きの有無を検出し、「動きなし」のときにはフィールド補間を、「動きあり」のときにはライン補間をそれぞれ選択する。この場合に、動き検出手段12は、少なくとも複数フレーム前後の同一位置の画素ごとにレベル比較を行って動きの有無を検出するように構成されている。



**【特許請求の範囲】**

【請求項1】 インタレース方式の映像信号をノンインタレース方式に変換して画像表示するものであって、補間すべきライン上に1フィールド前の同一位置の画素のデータを出力するフィールド補間と、補間すべきライン上にこれに隣接する上下いずれかのラインに含まれる画素のデータを出力するライン補間とを、互いに異なるフレーム間の同一位置の画素ごとにレベル比較を行う動き検出手段の動き検出結果に基づいて切り換え制御するように構成されている画像表示装置において、前記動き検出手段は、少なくとも複数フレーム前後の同一位置の画素ごとにレベル比較を行って動きの有無を検出するように構成されていることを特徴とする画像表示装置。

【請求項2】 請求項1記載の画像表示装置において、前記動き検出手段は、1フレーム前後の同一位置の画素ごとにレベル比較を行うレベル比較手段と、このレベル比較手段の比較結果を少なくとも1フレーム分遅延させる遅延手段と、前記レベル比較手段の出力結果と前記遅延手段の出力結果とが共に「動きなし」の判定結果の場合にのみフィールド補間を選択し、他の場合にはライン補間を選択する信号を出力する論理手段とを含むことを特徴とする画像表示装置。

【請求項3】 請求項2記載の画像表示装置において、前記遅延手段はフィールドメモリで、論理手段はANDゲートでそれぞれ構成されていることを特徴とする画像表示装置。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】本発明は、インタレース方式の映像信号をノンインタレース方式に変換して画像表示するための画像表示装置に関する。

**【0002】**

【従来の技術】液晶表示装置やプラズマ表示装置などの画像表示装置においては、インタレース方式の映像信号をノンインタレース方式に変換することが必要となる場合がある。

【0003】このような変換のためには1フィールドに含まれる走査線数を2倍に増やすことが必要であり、その走査線数変換の方法として、フィールド補間法とライン補間法とがある。

【0004】前者のフィールド補間法は、現フィールドの補間すべきライン上に、これよりも1フィールド前の同一位置の画素のデータを出力する方法であり、後者のライン補間法は、現フィールド内において、補間すべきライン上にこれに隣接する上下いずれかのラインに含まれる画素のデータを出力する方法である。

【0005】フィールド補間は、画像表示の際の垂直方向の解像度が上がる利点がある反面、入力時間差のある2つのフィールドの映像信号を同時に表示するため、動

画の表示時において映像に歪みが生じる。

【0006】一方、ライン補間は、表示される画像がフィールド毎に全て入れ替わるために、画像の歪みが少なく、動画の表示に適している利点がある反面、2ラインにわたって同じデータを表示するため、垂直方向の解像度がフィールド補間に比べて劣る。

【0007】このように、静止面の表示にはライン相関よりもフィールド相関が大きいのでフィールド補間が、動画の表示にはフィールド相関よりもライン相関が大きいのでライン補間が、それぞれ適している。

【0008】したがって、従来技術では、このようなフィールド補間とライン補間との特性の違いを利用して、画像表示の際に各画素ごとに映像信号の「動きの有無」を判定し、その判定結果に基づいて上記2つの補間方法を切り換えることで表示画質の向上を図るようにした技術が既に開示されている(たとえば、特開昭63-156487号公報参照)。

【0009】図4は、先行技術の一例である上記の特開昭63-156487号公報記載のものと共通する画像表示装置の構成を示すブロック図であり、図5は同装置の動作説明のための各部の信号のタイムチャートである。

【0010】図4において、フィールドメモリ14、15は、デジタル化された1フィールド分の映像信号を格納可能なものであり、また、各々のラインメモリ19、20、23、24はデジタル化された1ライン分の映像信号を格納可能なものである。

【0011】上記の各フィールドメモリ14、15は、一方が書き込みモードのときには他方は読み出しモードとなるようにフィールドごとに交互に切り換えられ、かつ、1フィールド分の映像信号が順次書き込まれる際には、これに並行して既に記憶されている1フィールド分のデータが順次読み出されるようになっている。

【0012】そして、各フィールドメモリ14、15には、従来の放送局から送信されてくるNTSC方式による映像信号が、これと同一の速度で書き込まれる一方、後述のスイッチ13によって選択されたフィールドメモリ14(または15)からは、映像信号が書き込み速度Vと同じ速度Vで読み出され、スイッチ13で選択されなかった他方のフィールドメモリ15(または14)からは、映像信号が書き込みの速度Vの2倍の速度(=2V)で読み出されるようになっている。

【0013】さらに、上記の各ラインメモリ19と20、23と24は、一方が書き込みモードのときには他方は読み出しモードとなるように水平同期期間H(1ライン)ごとに交互に切り換わり、かつ、1ライン分の映像信号が順次書き込まれる際には、これに並行して既に記憶されている1ライン分の映像信号が順次読み出されるようになっている。

【0014】そして、各々のラインメモリ19、20、

23, 24には、従来の放送局から送信されてくるNTSC方式による映像信号が、これと同一の速度で書き込まれる一方、その書き込みの速度Vの2倍の速度( $=2V$ )で、かつ2回連続して読み出されるようになってい

【0015】スイッチ13, 17は、入力される映像信号の1フィールドごとに、一方はフィールド14(または15)を選択し、他方はフィールドメモリ15(または14)を選択するように切り換わるものである。

【0016】スイッチ16は、スイッチ13が選択したものと同一フィールドメモリを選択し、その映像信号をスイッチ22に出力する。

【0017】スイッチ18, 21は、入力される映像信号の1ラインごとに、一方はラインメモリ19(または20)を選択し、他方はラインメモリ20(または19)を選択するように切り換わり、同様に、スイッチ22, 25は、入力される映像信号の1ラインごとに、一方はラインメモリ23(または24)を選択し、他方はラインメモリ24(または23)を選択するように切り換わるものである。

【0018】レベル比較器26は、各スイッチ21, 25から出力される映像信号R, Sを共に入力し、両データR, Sの1画素ごとの量子化レベルの差をとり、そのレベル差を「動きの有無」の判定のために予め設定したしきい値と比較しており、レベル差がしきい値より小さければ、前後のフィールド間で「動きなし」、レベル差がしきい値より大きければ、前後のフィールド間で「動きあり」とそれぞれ判定し、その判定結果に基づく切り換え信号をスイッチ27に対して出力するものである。

【0019】スイッチ27は、入力される映像信号の水平同期期間Hの前半の期間 $H/2(=h)$ は、スイッチ21側からの映像信号を強制的に選択し、残り後半の期間 $H/2(=h)$ については、レベル比較器26からの切り換え信号により、両スイッチ17, 21から出力される映像信号の内のいずれか一方を選択するようになっている。

【0020】次に、図4に示した構成の画像表示装置における動作について、図5に示すタイムチャートを参照して説明する。

【0021】なお、ここでは説明を簡単化するために、入力される映像信号は奇数フィールドであるとし、また、図5中、各信号について付されている番号は次のように意味付けられているものとする。

【0022】たとえば、“203”の場合、1番左の数字はフィールドの入力の順番を示し、中央のアルファベットはそのフィールドが奇数か偶数かを示し、Oは奇数、Eは偶数であり、1番右の数字はそのフィールドにおけるライン番号を示す。よって、“203”のもつ意味は、2番目の奇数フィールドの第3ライン目の信号となる。

【0023】いま、入力される映像信号Oが奇数フィールドの場合で、かつ、スイッチ13により一方のフィールドメモリ14が選択されているとする。このとき、その奇数フィールドの映像信号は、このフィールドメモリ14に書き込まれる。同時に、このフィールドメモリ14からは、既に格納されている1フレーム前( $=2$ フィールド前)の映像信号Pが書き込み速度Vと同じ速度Vで読み出される。スイッチ16は、この映像信号Pを選択した後、スイッチ22に送出する。

【0024】この動作に並行して、他方のフィールドメモリ15からは、映像信号Oの1フィールド前に書き込まれた映像信号Qが、書き込み速度の2倍の速度 $2V$ で読み出される。ただし、この場合の映像信号Qの読み出しタイミングは、フィールド補間が適切に行われるように、入力される奇数フィールドの映像信号Oの水平同期期間Hの後半の期間hに行われる。

【0025】スイッチ17は、スイッチ13が一方のフィールドメモリ14を選択しているとき、他方のフィールドメモリ15を選択するので、このフィールドメモリ15の出力Qがそのままスイッチ27に送出される。

【0026】また、奇数フィールドの映像信号Oは、フィールドメモリ14に送出されるのと並行してスイッチ18にも送出される。

【0027】いま、スイッチ18により一方のラインメモリ19が選択されて1ライン分の映像信号が書き込まれているとしたときには、これに並行してスイッチ21により他方のラインメモリ20が選択されるので、このラインメモリ20からは、1ライン前の映像信号Rが書き込み速度の2倍の速度で、かつ、1つの水平同期期間H中に2回続けて読み出されて、スイッチ27とレベル比較器26とに送出される。

【0028】さらに、スイッチ22により一方のラインメモリ23が選択されて1フレーム前(2フィールド前)の1ライン分の映像信号が書き込まれているとしたときには、これに並行してスイッチ25により他方のラインメモリ24が選択されるので、このラインメモリ24からは、1ライン前の映像信号Sが書き込み速度の2倍の速度で、かつ、1つの水平同期期間H中に2回続けて読み出されてレベル比較器26に送出される。

【0029】したがって、レベル比較器26には、上記の例では、現在の奇数フィールドのあるラインの映像信号Rと、それよりも1フレーム前(2フィールド前の奇数フィールド)の同一ラインの映像信号Sとが共に入力されることになる。

【0030】レベル比較器26では、両映像信号R, Sの量子化レベルの差を1画素単位で求め、そのレベル差を「動きの有無」の判定のために設定したしきい値と比較する。

【0031】そして、レベル差がしきい値より小さければ、この前後のフィールド間で「動きなし」と判定し

て、水平同期期間Hの後半の期間hにたとえばハイレベルの切り換え信号をスイッチ27に出力し、レベル差がしきい値より大きければ、前後のフィールド間で「動きあり」と判定して、水平同期期間Hの後半の期間hにたとえばローレベルの切り換え信号をスイッチ27に出力する。

【0032】スイッチ27は、ハイレベルの切り換え信号が与えられるとスイッチ17の出力を選択し、ローレベルの切り換え信号が与えられるスイッチ21の出力を選択する。

【0033】したがって、たとえば、レベル比較器26で前後のフィールド間で「動きなし」と判定される状態が複数ラインにわたってそのまま継続する場合には、スイッチ27から出力される映像信号U(①)は、水平同期期間Hの前半の期間 $H/2(=h)$ で現フィールド(ここでは奇数フィールド)の1ライン分の映像信号が、その後半の期間 $H/2(=h)$ で1フィールド前(ここでは偶数フィールド)の1ライン分の映像信号がディスプレイに出力されることになる。

【0034】また、レベル比較器26で前後のフィールド間で「動きあり」と判定される状態が複数ラインにわたってそのまま継続する場合には、スイッチ27から出力される映像信号U(②)は、水平同期期間Hの前半の期間 $H/2(=h)$ で現フィールド(ここでは奇数フィールド)の1ライン分の映像信号が、その後半の期間 $H/2(=h)$ も同じ現フィールド(ここでは奇数フィールド)の同一ラインの映像信号がディスプレイに出力されることになる。つまり、「動きなし」と判定されればフィールド補間が、「動きあり」と判定されればライン補間が行われる。

【0035】なお、図5に示したのは、あくまで「動きなし」、あるいは「動きあり」だけが複数ラインにわたって継続する場合を示しているが、動きの有無の判定は画素単位で行っているため、本来、映像信号出力Uは同じフィールド、およびライン内でも頻繁に切り換わっている。

【0036】

【発明が解決しようとする課題】上記の説明のように、従来技術では、各画素ごとに動きの有無を判定し、その判定結果に基づいてフィールド補間とライン補間との切り換えを行うことで、高解像度の静止画、歪みのない動画の表示を可能としている。

【0037】しかしながら、上記の「動きの有無」の判定に基づく補間方法の切り換えは、現フィールドとその2フィールド(1フレーム)前の同一位置での画素の映像信号を比較し、両者のレベル差を所定のしきい値と比較しているので、特に上記映像信号のレベル差がこのしきい値付近にあるときに、映像信号にノイズ等が重畳すると、これに影響されて「動きの有無」の判定結果が頻繁に切り換わってしまい安定しないことがある。

【0038】すなわち、従来のように、現フィールドとこれよりも2フィールド前(1フレーム前)の同一位置の画素の映像信号を比較してそのレベル差を求める場合には、このレベル差が「動きの有無」の判定のためのしきい値付近にあるときには、ノイズ等の影響を受け易いために、「動きの有無」の判定結果が頻繁に切り換わることになる。そして、フィールド補間とライン補間とが同一位置の画素で頻繁に切り換わって表示されると、補間方法の違いによって輝度レベルも変化するため、表示される画像がちらついて画質が劣化する。

【0039】

【課題を解決するための手段】本発明は、上記の課題を解決するために、インタレース方式の映像信号をノンインタレース方式に変換して画像表示するものであって、補間すべきライン上に1フィールド前の同一位置の画素のデータを出力するフィールド補間と、補間すべきライン上にこれに隣接する上下いずれかのラインに含まれる画素のデータを出力するライン補間とを、互いに異なるフレーム間の同一位置の画素ごとにレベル比較を行う動き検出手段の動き検出結果に基づいて切り換え制御するように構成されている画像表示装置において、次の構成を採用している。

【0040】すなわち、本発明では、動き検出手段は、少なくとも複数フレーム前後の同一位置の画素ごとにレベル比較を行って動きの有無を検出するように構成されている。

【0041】この構成においては、動き検出のインターバルが従来よりも長くなるので、フィールド補間とライン補間とが頻繁に切り換わるという現象が抑制され、表示画素のちらつきが低減される。

【0042】特に、請求項1記載の構成において、動き検出手段は、1フレーム前後の同一位置の画素ごとにレベル比較を行うレベル比較手段と、このレベル比較手段の比較結果を少なくとも1フレーム分遅延させる遅延手段と、前記レベル比較手段の出力結果と前記遅延手段の出力結果とが共に「動きなし」の判定結果の場合にのみフィールド補間を選択し、他の場合にはライン補間を選択する信号を出力する論理手段とを含む構成とすることができる。特に、遅延手段をフィールドメモリで、論理手段をANDゲートでそれぞれ構成することができる。

【0043】

【発明の実施の形態】図1は、本発明の実施形態に係る画像表示装置を示すブロック図である。

【0044】この実施形態の画像表示装置は、初段、中段、終段の3つのフィールドメモリ1、2、3を備える。

【0045】各々のフィールドメモリ1、2、3は、それぞれデジタル化された1フィールド分の映像信号を格納可能なもので、1フィールド分の映像信号が順次書き込まれる際には、これに並行して既に記憶されている1

フィールド分の映像信号が順次読み出されるようになっている。しかも、初段のフィールドメモリ1による映像信号の読み出しの速度は、書き込み速度 $V$ の2倍( $=2V$ )で行なわれ、中段と終段の各フィールドメモリ2, 3は書き込み速度、読み出し速度ともに、初段のフィールドメモリ1の書き込み速度の2倍( $=2V$ )で行なわれるようになっている。したがって、各フィールドメモリ1, 2, 3について、1ライン分の映像信号の読み出しは、水平同期期間 $H$ の前半の期間 $H/2(=h)$ 内で行われる。

【0046】また、レベル差検出器4は、初段のフィールドメモリ1から読み出された映像信号 $B$ と終段のフィールドメモリ3から読み出された映像信号 $D$ (これは1フレーム前の信号である)の量子化レベルの差を各画素ごとに求めるものである。

【0047】レベル比較器5は、レベル差検出器4で検出されたレベル差の検出信号 $E$ と「動きの有無」の判定のために予め設定されたしきい値とを比較し、レベル差がしきい値より小さければ「動きなし」と判定してハイレベル、レベル差がしきい値より大きければ「動きあり」と判定してローレベルの判定信号 $F$ をそれぞれ出力するようになっている。

【0048】フィールドメモリ6は、1フィールド分の映像信号を格納可能なもので、ここではレベル比較器5の出力信号を2フィールド分( $=1$ フレーム分)遅延させるために設けられている。

【0049】すなわち、このフィールドメモリ6は、レベル比較器5から1画素単位で出力される判定信号 $F$ が順次書き込まれるときには、これに並行して既に書き込まれている判定信号 $G$ が1画素単位で順次読み出され、さらに、この読み出された判定信号 $G$ が再びこのフィールドメモリ6に順次書き込まれるときには、これに並行して既に書き込まれている判定信号 $H$ が順次読み出されるようになっている。

【0050】この場合のフィールドメモリ6の各信号 $F$ ,  $G$ ,  $H$ の書き込み速度と読み出し速度は、中段および後段の各フィールドメモリ2, 3と同じ速度 $2V$ となるように設定されている。

【0051】ANDゲート7は、レベル比較器5の判定結果出力 $F$ とフィールドメモリ6から2フィールド分( $=1$ フレーム分)遅延されて出力される同一位置の画素に関する判定結果の論理和をとるものである。

【0052】そして、この実施形態では、上記のレベル差検出器4、レベル比較器5、フィールドメモリ6、およびANDゲート7によって、動き検出手段12が構成されている。

【0053】スイッチ8は、上記ANDゲート7からハイレベルの信号が出力された場合には、フィールド補間用として中段のフィールドメモリ2から読み出された映像信号 $C$ を、ローレベルの信号が出力された場合には、

ライン補間用として初段のフィールドメモリ1から読み出された映像信号 $B$ をそれぞれ選択して、次段のラインメモリ9に出力するものである。

【0054】ラインメモリ9は、1ライン分の映像信号を格納可能なものであり、水平同期期間 $H$ の前半の期間 $H/2(=h)$ は1ライン分の映像信号 $J$ を順次書き込み、残り後半の期間 $H/2(=h)$ は前半の期間に書き込まれた1ライン分の映像信号 $K$ を順次読み出すようになっており、その書き込み速度と読み出し速度とは、共に初段のフィールドメモリ1の書き込み速度の2倍( $=2V$ )で行うものである。

【0055】切換信号生成回路11は、放送局から送信されてくるNTSC方式による映像信号に含まれる水平同期信号 $L$ に基づいて、水平同期期間 $H$ の前半の期間 $H/2(=h)$ でハイレベル、後半の期間 $H/2(=h)$ でローレベルとなる切り換え信号 $M$ を発生し、この切り換え信号 $M$ をスイッチ10に出力するものである。

【0056】スイッチ10は、切換信号生成回路11からの出力信号 $M$ がハイレベルのときには、初段のフィールドメモリ1から読み出された映像信号 $B$ を選択し、ローレベルのときには、ラインメモリ9から読み出された映像信号 $K$ を選択してディスプレイへ出力するものである。

【0057】次に、図1に示した構成の画像表示装置における動作について、図2に示すタイムチャートを参照して説明する。

【0058】なお、ここでは説明を簡単化するために、現時点で入力されるデジタル化された映像信号は偶数フィールドであるとし、また、図2中、各信号について付されている番号は次のように意味付けられているものとする。

【0059】たとえば、“2E4”の場合、1番左の数字はフィールドの入力の順番を示し、中央のアルファベットはそのフィールドが奇数か偶数かを示し、Oは奇数、Eは偶数であり、1番右の数字はそのフィールドにおけるライン番号を示す。よって、“2E4”のもつ意味は、2番目の偶数フィールドの第4ライン目の信号となる。

【0060】いま、入力される映像信号 $A$ が偶数フィールドの場合には、その1フィールド分の映像信号が初段のフィールドメモリ1に書き込まれる。これに並行して、この初段のフィールドメモリ1からは、既に格納されている1フィールド前である奇数フィールドの映像信号 $B$ が書き込み速度 $V$ の2倍の速度 $2V$ で読み出される。よって、1ライン分の映像信号の読み出しは、水平同期期間 $H$ の前半の期間 $H/2(=h)$ 内で行われる。

【0061】中段および終段のフィールドメモリ2, 3の書き込みおよび読み出しは、フィールドメモリ1の読み出しタイミングに合わせて行われる(つまり、初段のフィールドメモリ1の書き込み速度の2倍の速度で行わ

れる)ので、中段のフィールドメモリ2から読み出される映像信号Cは、初段のフィールドメモリ1から読み出される映像信号Bの1フィールド前の映像信号であり、同様に、終段のフィールドメモリ3から読み出される映像信号Dは、中段のフィールドメモリ2から読み出される映像信号Cの1フィールド前の映像信号となる。つまり、映像信号Dは映像信号Bの2フィールド前(=1フレーム前)の映像信号である。

【0062】初段のフィールドメモリ1から読み出された映像信号Bは、スイッチ8、10に送出されるとともに、前フレームとの映像信号とのレベル差を検出するために、レベル差検出器4にも入力される。

【0063】レベル差検出器4は、初段のフィールドメモリ1から読み出された映像信号Bと、終段のフィールドメモリ3から読み出された映像信号D(これは1フレーム前の信号である)の量子化レベルの差を各画素ごとに求め、そのレベル差を次段のレベル比較器5に出力する。

【0064】レベル比較器5は、レベル差検出器4で検出されたレベル差の検出信号Eと「動きの有無」の判定のために予め設定されたしきい値とを比較し、レベル差がしきい値より小さければ「動きなし」と判定してハイレベル、レベル差がしきい値より大きければ「動きあり」と判定してローレベルの判定信号Fをそれぞれ出力する。

【0065】フィールドメモリ6は、中段および終段のフィールドメモリ2、3と同じタイミングでレベル比較器5の出力信号Fの書き込みと出力信号Gの読み出しを行うとともに、その出力信号Gの書き込みと出力信号Hの読み出しも行うので、結果的に、このフィールドメモリ6の出力信号Hは、レベル比較器5の出力信号Fから見ると、1フレーム前(=2フィールド前)のレベル比較器5の出力信号といえる。

【0066】ANDゲート7は、レベル比較器5の出力信号Fと、フィールドメモリ6から読み出された出力信号H(これは1フレーム前の同一位置の画素での比較器5の出力Fに相当)との論理和をとる。

【0067】よって、ANDゲート7の出力がハイレベルとなるのは、2フレーム以上にわたってレベル比較器5の出力Fがハイレベルとなる場合(2フレーム以上の期間「動きなし」と判定される場合)である。また、レベル比較器5の出力Fが2フレーム内でローレベルとなる場合(2フレーム内で「動きあり」と判定される場合)には、ANDゲート7の出力はローレベルとなる。

【0068】スイッチ8は、ANDゲート7の出力が「動きあり」を意味するローレベルのときは、ライン補間用として初段のフィールドメモリ1から読み出される映像信号Bを、「動きなし」を意味するハイレベルのときは、フィールド補間用として中段のフィールドメモリ2から読み出される映像信号Cをそれぞれ選択し、これ

を映像信号Jとして次段のラインメモリ9に出力する。

【0069】ラインメモリ9は、水平同期期間Hの前半の期間 $H/2(=h)$ で、スイッチ8から送られてくる1ライン分の映像信号Jを順次書き込み、残り後半の期間 $H/2(=h)$ で前半の期間に書き込まれた1ライン分の映像信号Kを順次読み出す。そして、この読み出された映像信号Kは、スイッチ10に与えられる。

【0070】スイッチ10は、切換信号生成回路11からの出力信号Mがハイレベルのときには、初段のフィールドメモリ1から読み出された映像信号Bを選択し、ローレベルのときには、ラインメモリ9から読み出された映像信号Kを選択する。

【0071】このとき、ラインメモリ9から読み出される映像信号Kが、初段のフィールドメモリ1から読み出された映像信号Bに基づくものであればライン補間、中段のフィールドメモリ2から読み出された映像信号Cに基づくものであればフィールド補間となっている。

【0072】このように、この実施形態では、「動きの有無」の判定のためのインターバルを従来よりも長くしている(ここでは2フレーム以上にわたって判定している)ので、映像信号に重畳するノイズ等があっても、これに影響されて「動きの有無」の判定結果が頻繁に切り換わるといったことがなくなる。このため、従来のように、フィールド補間とライン補間との補間方法の違いによって輝度レベルが変化して、表示される画像がちらついて画質が劣化することが防止される。

【0073】図1に示した実施形態では、レベル比較器5の出力信号を2フィールド分(=1フレーム分)遅延させるために、専用のフィールドメモリ6を設けているが、中段および終段のフィールドメモリ2、3の記憶容量に余裕があって、レベル比較器5の出力Fを、映像信号B、Cを記憶する領域とは別の領域に記憶できるならば、それを利用することで図3に示すようにフィールドメモリ6を省略することができる。

【0074】すなわち、図3に示す構成においては、中段および終段の各フィールドメモリ2'、3'にそれぞれ映像信号B、Cが記憶される一方、レベル比較器5の出力Fが、まずANDゲート7に加わるとともに中段のフィールドメモリ2'に記憶され、これに応じてこの中段のフィールドメモリ2'から読み出された1フィールド前のレベル比較器5の出力Gが終段のフィールドメモリ3'に記憶され、さらにこれに応じてこの終段のフィールドメモリ3'から読み出された1フィールド前のレベル比較器5の出力HがANDゲート7に与えられる。したがって、ANDゲート7で比較されるのは、現在のレベル比較器5の出力Fと、これよりも1フレーム前(=2フィールド前)のレベル比較器5の出力Hであり、フィールドメモリ2'、3'によってレベル比較器5の出力が1フレーム分遅延されたことになる。

【0075】なお、上記の各実施形態では、2フレーム



分以上にわたって「動きなし」と判定された場合にのみフィールド補間を行うようにしているが、これに限定されるものではなく、さらに3フレーム、4フレーム分以上にわたって「動きなし」と判定された場合にのみフィールド補間を行うようにすることも可能である。

#### 【0076】

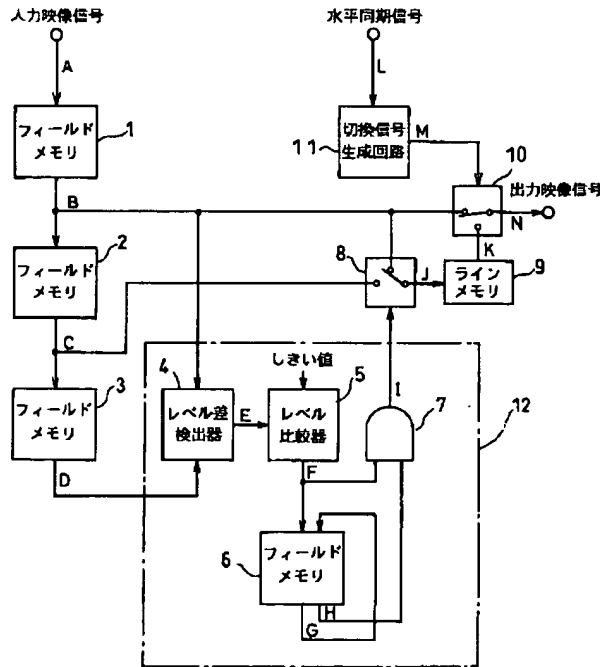
【発明の効果】本発明によれば、「動きの有無」の判定のためのインターバルを従来よりも長くしているので、映像信号に重畳するノイズ等があっても、これに影響されて「動きの有無」の判定結果が頻繁に切り換わるといったことがなくなる。

【0077】このため、従来のように、フィールド補間とライン補間の補間方法の違いによって輝度レベルが変化して、表示される画像がちらついて画質が劣化する等の不具合が発生するのが解消される。

#### 【図面の簡単な説明】

【図1】本発明の実施形態に係る画像表示装置の構成を

【図1】



示すブロック図である。

【図2】図1の構成の画像表示装置の動作説明に供するタイムチャートである。

【図3】本発明の他の実施形態に係る画像表示装置の構成を示すブロック図である。

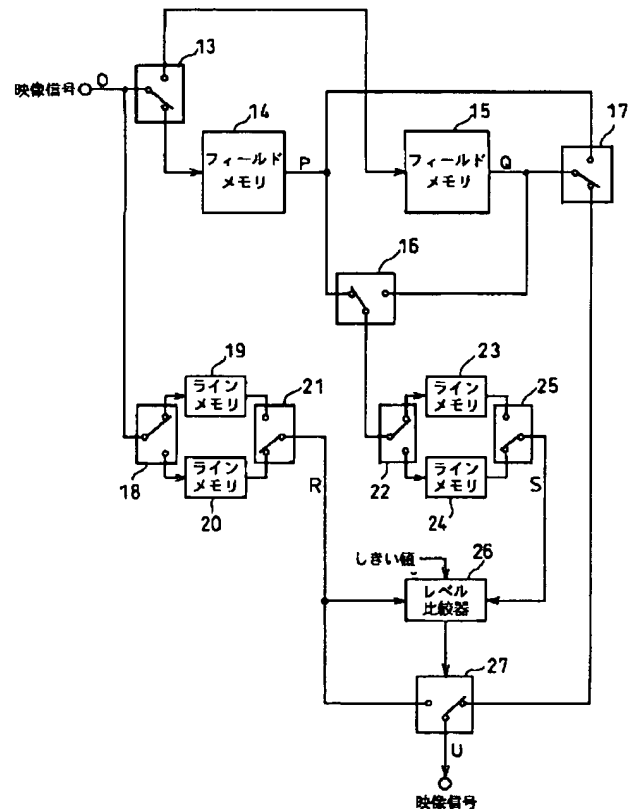
【図4】従来の画像表示装置の構成を示すブロック図である。

【図5】図4の従来装置の動作説明に供するタイムチャートである。

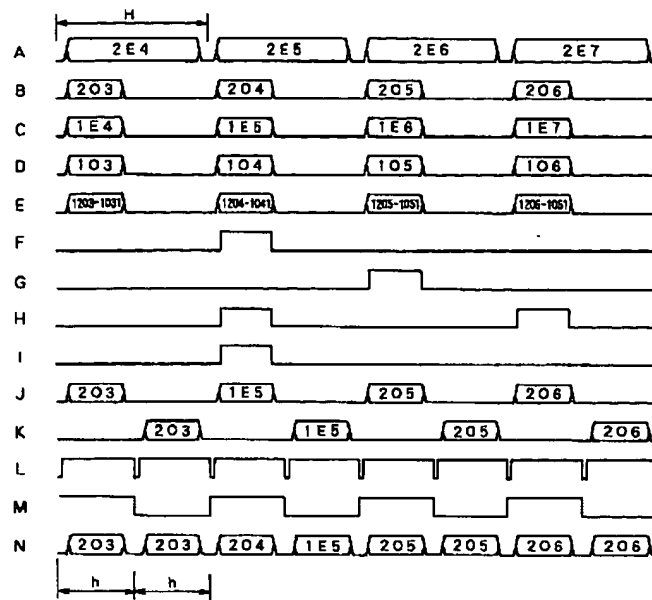
#### 【符号の説明】

1, 2, 3…フィールドメモリ、4…レベル差検出器、5…レベル比較器(レベル比較手段)、6…フィールドメモリ(遅延手段)、7…ANDゲート(論理手段)、8…スイッチ、9…ラインメモリ、10…スイッチ、11…切換信号生成回路、12…動き検出手段、2', 3'…フィールドメモリ。

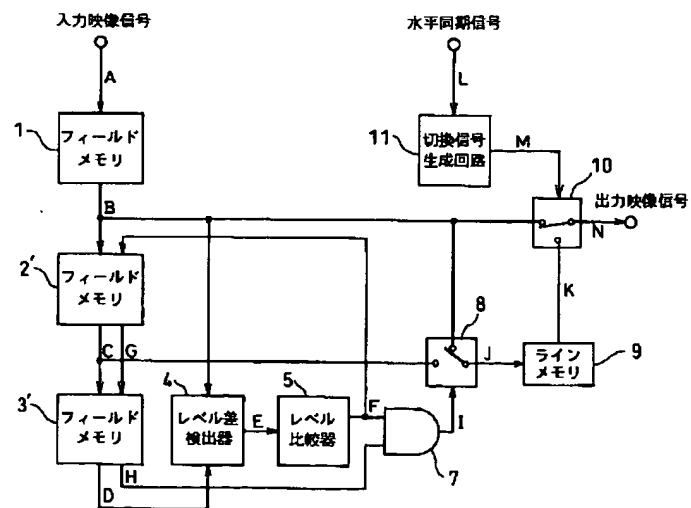
【図4】



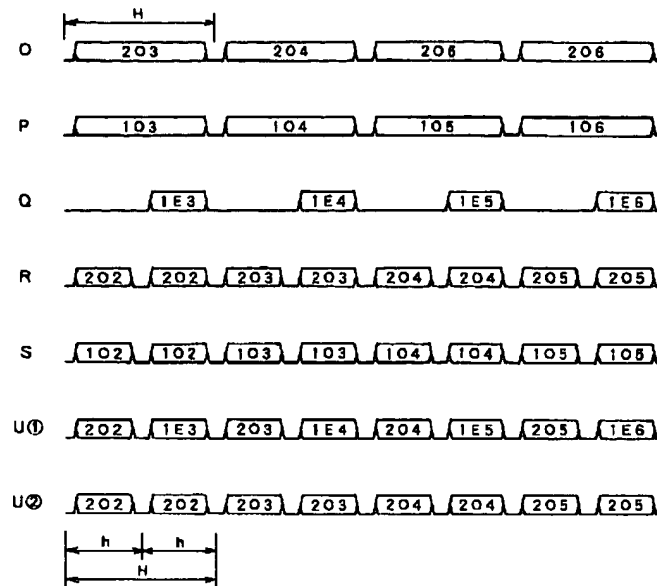
【図2】



【図3】



【図5】



## 【手続補正書】

【提出日】平成8年12月5日

## 【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】変更

【補正内容】

【0026】また、奇数フィールドの映像信号Oは、フィールドメモリ14に送出されると並行してスイッチ

18にも送出される。

## 【手続補正2】

【補正対象書類名】図面

【補正対象項目名】図2

【補正方法】変更

【補正内容】

【図2】

